

معاونت پژوهش، برنامه‌ریزی و سنجش مهارت

دفتر پژوهش، طرح و برنامه‌ریزی درسی

استاندارد آموزش شغل برنامه نویسی VHDL

گروه شغل

فناوری اطلاعات

کد ملی آموزش شغل

۳	۵	۱	۱	۴	۰	۵	۳	۰	۲	۷	۰	۰	۰	۱
ISCO-۰۸				سطح مهارت	شناسه گروه			شناسه شغل			شناسه شایستگی		نسخه	

۱-۶۲/۶۱/۱/۱/۵

تاریخ تدوین استاندارد : ۸۸/۱/۱



خلاصه استاندارد

<p>تعریف مفاهیم سطوح یادگیری</p> <p>آشنایی: به مفهوم داشتن اطلاعات مقدماتی/شناسایی: به مفهوم داشتن اطلاعات کامل/اصول: به مفهوم میانی مطالب نظری/ توانایی: به مفهوم قدرت انجام کار</p>
<p>مشخصات عمومی شغل:</p> <p>برنامه نویسی VHDL در صنعت و موارد دیگری به عنوان یک شغل در خصوص سیستم عملیاتی برای اتوماسیون صنعتی در حیطه کامپیوتر مطرح است.</p>
<p>ویژگی های کارآموز ورودی:</p> <p>حداقل میزان تحصیلات: دیپلم</p> <p>حداقل توانایی جسمی: سلامت کامل جسمانی و روانی</p> <p>مهارت های پیش نیاز این استاندارد: یک زبان برنامه نویسی</p>
<p>طول دوره آموزشی:</p> <p>طول دوره آموزش : ۹۰ ساعت</p> <p>- زمان آموزش نظری : ۳۴ ساعت</p> <p>- زمان آموزش عملی : ۵۶ ساعت</p> <p>- زمان کارآموزی در محیط کار : - ساعت</p> <p>- زمان اجرای پروژه : - ساعت</p> <p>- زمان سنجش مهارت : - ساعت</p>
<p>روش ارزیابی مهارت کارآموز:</p> <p>۱- امتیاز سنجش نظری(دانش فنی): ۲۵٪</p> <p>۲- امتیاز سنجش عملی : ۷۵٪</p> <p>۲-۱- امتیاز سنجش مشاهده ای: ۱۰٪</p> <p>۲-۲- امتیاز سنجش نتایج کار عملی : ۶۵٪</p>
<p>ویژگیهای نیروی آموزشی:</p> <p>حداقل سطح تحصیلات: لیسانس مرتبط</p>



فهرست توانایی های شغل

ردیف	عنوان توانایی
۱	توانایی کار با محیط برنامه نویسی Xilinx ISE-7
۲	توانایی بررسی بر VHDL
۳	توانایی کار با متدولوژی طراحی بر پایه VHDL
۴	توانایی کار با مفاهیم اولیه در VHDL
۵	توانایی مشخصه سازی ساختار سخت افزار
۶	توانایی ساختار طراحی و پارامتر سازی
۷	توانایی کاربرد تحلیل سطح بالا
۸	توانایی توضیح داده در VHDL
۹	توانایی VHDL به عنوان یک زبان مدل سازی



زمان آموزش			شرح	شماره
جمع	عملی	نظری		
۶	۴	۲	<p>توانایی کار با محیط برنامه نویسی Xilinx ISE- 7</p> <p>۱-۱ آشنایی با تاریخچه زبان برنامه نویسی VHDL</p> <p>۱-۲ شناسایی اصول کار با منوهای محیط برنامه نویسی</p> <p>۱-۳ شناسایی اصول کار محیط برنامه نویسی</p>	۱
۴	۲	۲	<p>توانایی بررسی بر VHDL</p> <p>۲-۱ آشنایی با VHDL</p> <p>۲-۲ آشنایی با زبانهای موجود</p> <p>AHPL -</p> <p>CON-LAN-</p> <p>IDL -</p> <p>ISPS -</p> <p>TEGAS -</p> <p>TI- HDL -</p> <p>Z-EUS -</p> <p>۲-۳ آشنایی با ویژگی های عمومی</p> <p>۲-۴ آشنایی با مراحل طراحی</p> <p>۲-۵ آشنایی با کتابخانه</p> <p>۲-۶ آشنایی با دستورات ترتیبی</p> <p>۲-۷ آشنایی با طراحی کلی</p> <p>۲-۸ آشنایی با انواع تابع و سودمندیهایشان</p> <p>۲-۹ آشنایی با استفاده از ریز برنامه ها</p> <p>۲-۱۰ آشنایی با شناخت کنترل زمانبندی</p> <p>۲-۱۱ آشنایی با شناخت ویژگیهای ساختار VHDL</p>	۲



زمان آموزش			شرح	شماره
جمع	عملی	نظری		
			- زبان VHDL	
۸	۲	۶	<p>توانایی کار با متدولوژی طراحی بر پایه VHDL</p> <p>۳-۱ آشنایی با شناخت المانهای VHDL</p> <p>۳-۲ آشنایی با شناخت واحدهای تشریح کننده</p> <p>۳-۳ آشنایی با شناخت بسته ها</p> <p>۳-۴ آشنایی با شناخت کتابخانه</p> <p>۳-۵ آشنایی با طراحی TOP-DOWN</p> <p>۳-۶ آشنایی با تجزیه و تحلیل برنامه</p> <p>۳-۷ آشنایی با طراحی TOP-DOWN با VHDL</p> <p>۳-۸ آشنایی با طراحی برای اجرا</p> <p>۳-۹ آشنایی با تنظیمات برنامه</p> <p>- شیوه طراحی</p> <p>- فرمان نهایی</p> <p>- دنیای واقعی</p> <p>۳-۱۰ آشنایی با شناخت زیر برنامه ها</p> <p>۳-۱۱ آشنایی بررسی کنترلرها</p> <p>۳-۱۲ آشنایی با شناخت عملگرهای VHDL</p> <p>۳-۱۳ آشنایی با بررسی عبارتها در کامپایل</p>	
۸	۲	۶	<p>توانایی کار با مفاهیم اولیه در VHDL</p> <p>۴-۱ آشنایی با بررسی زبانهای سخت افزار</p> <p>- زمانبندی</p> <p>- همزمانی</p> <p>۴-۲ آشنایی با مدل سازی سخت افزار</p>	



زمان آموزش			شرح	شماره
جمع	عملی	نظری		
			<ul style="list-style-type: none">- عناوین و گروهها- عملکرد سیگنال- مکانیزم تاخیر سیستم- مکانیزم تاخیر انتقال- مقایسه سیستم و انتقال- بررسی همزمان و ترتیبی- بررسی همزمان- وقایع و ترکنشها- تاخیر دلتا DELTA DELAY- جایگزاری ترتیبی- ترکنشها	
۱۸	۱۲	۶	<p>توانایی مشخصه سازی ساختار سخت افزار</p> <ul style="list-style-type: none">۵-۱ آشنایی با شناخت بخشهای کتابخانه<ul style="list-style-type: none">- مدل معکوس کننده- مدل گیت NAND- اتصالات اولیه- طراحی منطقی مقایسه کننده- توضیح VHDL مقایسه گر BIT- شبکه های تکراری اتصال طراحی مقایسه گر BIT^۴- توضیحی VHDL مقایسه گر BIT^۴۵-۲ آشنایی با مدل سازی میز امتحان<ul style="list-style-type: none">- توضیح VHDL یک میز امتحان- شبیه سازی	



زمان آموزش			شرح	شماره
جمع	عملی	نظری		
			- اتصال TOP-DOWN - مقایسه گر ترتیبی - BYTE LATCH - مقایسه گر BYTE	
۱۰	۸	۲	توانایی ساختار طراحی و پارامتر سازی ۶-۱ تعریف سودمندی پارامترها ۶-۲ آشنایی با مقایسه گر تک بیتی تابعی - استفاده از فرایندها در میز امتحان ۶-۳ آشنایی با نماهای زبان برنامه - فرایندهای عمومی - بخشهای بسته بندی کننده و کاربردها - واحدهای بسته بندی کننده - زیر برنامه های بسته بندی کننده - پارامتر سازی آشنایی با استفاده از مقادیر ثابت - پارامترهای کلی - پیکره بندی طراحی - یک میز امتحان چند منظوره - پیکره بندی واحدهای تودرتو - مثالی از رجیستر n بیتی - بررسی همطرازی - کتابخانه های طراحی - کتابخانه های موجود	۶



زمان آموزش			شرح	شماره
جمع	عملی	نظری		
			<ul style="list-style-type: none"> - ویژگیهای از پیش تعریف شده - ویژگیهای آرایه - ویژگیهای مفرد - ویژگیهای مدل - ویژگیهای موجودیتها 	
۱۲	۸	۴	<p>توانایی توضیح داده در VHDL</p> <p>۸-۱ شناسایی اصول مالتی پلکس کردن و انتخاب دیتا</p> <ul style="list-style-type: none"> - مالتی لکس کردن کلی - اجرای MOS مالتی پلکس - یک مالتی پلکسر کلی - توضیح ماشین حالت - تشخیص دهنده ترتیبی <p>۸-۲ شناسایی اصول ایجاد حالت فعال چندگانه خروجی ماشینهای</p> <p>MOOR, MEALY</p> <ul style="list-style-type: none"> - ماشین حالت کلی - گیتهای کلکتور باز - یک مدار داده کلی 	
۱۶	۱۲	۴	<p>توانایی VHDL به عنوان یک زبان مدل سازی</p> <p>۹-۱ آشنایی با مدل سازی المانهای دو طرفه</p> <ul style="list-style-type: none"> - زمانبندی باز- وابسته - مدلها برای مشاهده پذیری کنترل - مدلسازی المانهای چند وجهی - مدلسازی مخروطی - مدلها گیت خروجی - شبیه سازی و تعیین مخروط cone 	



فهرست استاندارد تجهیزات ، ابزار ، مواد و وسایل رسانه ای

ردیف	مشخصات فنی	تعداد	شماره
۱	کامپیوتر PC کامل پنتیوم 4 و متعلقات آن		
۲	سیستم عامل		
۳	نرم افزارهای مربوطه		
۴	چاپگر		
۵	Speaker		
۶	میکروفون		
۷	ویروس یاب		
۸	اسکندر		
۹	پوستر		
۱۰	اسلاید		